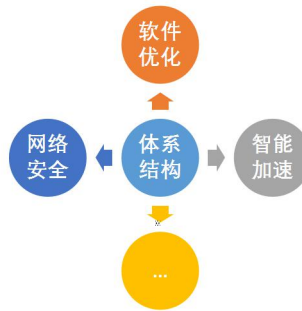
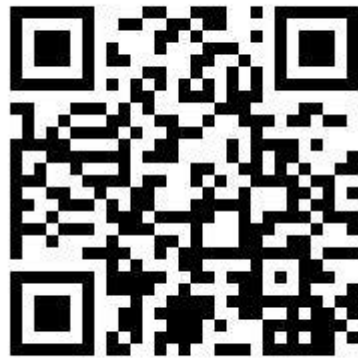


## 研究生精品课程简介

班级 11 学号 2120110101 姓名 高志北 成绩 89

题号	一	二	三	四	五	六	七	八	总分
成绩	10	8	10	22					89

\*\*注意：所有题必须答在试卷上。

一、名词解释。

- (1) NVM: 非易失性存储
- (2) OoO: 乱序执行。指 CPU 允许将多条指令不按程序开发顺序相在处理器处理。
- (3) IPC: CPU 每个时钟周期执行的指令数
- (4) MFLOPS: 每秒百万次浮点运算
- (5) CUDA: 统一计算设备架构，使体系结构和通用并行计算架构。
- (6) SIMD: 单指令多数据
- (7) VLIW: 超指令字
- (8) Cache Coherence: 缓存一致性。当多个处理器或处理器在缓存一致性问题上。缓存中数据不一致时，就包含限制，增加灵活性。
- (9) Virtualization: 虚拟化。消除不同系统接口知识。
- (10) Binary Translation: 二进制翻译。将源程序翻译为二进制代码。

(10分)

二、单项选择题。

1. 下列与专用硬件加速器相关的说法错误的是 (D)
- A) 与通用处理器相比，专用硬件加速器计算效能更高
  - B) 专用硬件加速器设计周期比较长，可维护性比较差
  - C) 硬件加速可以从芯片、服务器结点和数据中心 3 个层次考虑
  - D) 一般 FPGA 加速的效果比 GPU 更差一些
2. 下列不属于流式计算框架的是 (A)
- A) Storm
  - B) Spark Streaming
  - C) Flink
  - D) Spark
3. 下列关于处理器模拟器的说法错误的是 (D)
- A) 功能模拟器实现对处理器体系结构的模拟
  - B) 性能模拟器实现对处理器体系结构的模拟
  - C) 性能模拟器建模系统内部工作流程，关注操作的完成执行时间
  - D) 执行驱动模拟 (execution-driven simulation) 读入事先生成的 trace 进行模拟
4. 下列不属于引发流水竞争 (Pipeline Hazards) 的原因是 (D)
- A) Structural Hazards
  - B) Data Hazards
  - C) Control Hazards
  - D) Data Forwarding
5. 下列不属于 DSP 处理器的显著特点的是 (D)
- A) 硬件循环队列
  - B) 饱和运算 (Saturation arithmetic)
  - C) 单周期 MAC 指令
  - D) Thumb 指令集

(10分)

三、简答题。  
1、假设定量A和B的初始值均为0，R1的值可能是什么，并解释为什么。

P1			
A=1			
B=1			
A=B			
A=B			
A=B			

答：① R1=1  
P1执行语句A=1，R1=1  
P2执行语句B=1，R1=1  
P3执行语句A=B，R1=1  
P4执行语句A=B，R1=1  
P5执行语句A=B，R1=1  
P6执行语句A=B，R1=1  
P7执行语句A=B，R1=1  
P8执行语句A=B，R1=1  
P9执行语句A=B，R1=1  
P10执行语句A=B，R1=1

2、如下表给出了多种存储介质的参数对比，并从系统设计的角度来看如何在新的计算机系统中使用PRAM?

Medium	SRAM	DRAM	Flash/NonV	FeRAM	MRAM	PRAM	RRAM	STT-RAM
Non-Volatile	No	No	Yes	Yes	Yes	Yes	Yes	Yes
Cell Size/pt	20-120	6-10	10	5	15-24	18-10	8-12	4-10
Read Throughput	1-100	30	10	30	20-30	3-20	20-30	10-50
Write/Read Throughput	1-100	15	10	10	20-30	3-20	10-50	2-30
Endurance	10 <sup>10</sup>	10 <sup>14</sup>	10 <sup>5</sup>	10 <sup>12</sup>	10 <sup>12</sup>	10 <sup>12</sup>	10 <sup>12</sup>	10 <sup>12</sup>
Write Power	Low	Low	Low	Low	Low	Low	Low	Low
Other Power	Current Leakage	Current Leakage	Current Leakage	Current Leakage	Current Leakage	Current Leakage	Current Leakage	Current Leakage
Consumption	Low	Low	Low	Low	Low	Low	Low	Low
High Voltage Requirement	No	Yes	Yes	Yes	Yes	Yes	Yes	Yes

PRAM的工作原理和用系统玻璃在特性，通过用电脉冲控制PRAM的电阻值，利用不同的电阻值来存储数据。从表中可以看出，与目前较为常用的SRAM相比，PRAM具有寿命有限、从数据持久性、功耗低、高速度等优点。但其目前仍存在一些问题，如写入速度较慢、功耗较高、集成度低、良率不足等。此外，PRAM的写入速度、集成度、良率等不足，目前PRAM的写入速度、集成度、良率等不足。

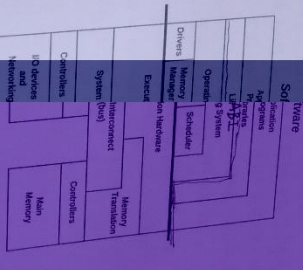
请简要说明PRAM（又称为PCM）的工作原理，并说明在系统中使用PRAM?

PRAM的工作原理和用系统玻璃在特性，通过用电脉冲控制PRAM的电阻值，利用不同的电阻值来存储数据。从表中可以看出，与目前较为常用的SRAM相比，PRAM具有寿命有限、从数据持久性、功耗低、高速度等优点。但其目前仍存在一些问题，如写入速度较慢、功耗较高、集成度低、良率不足等。此外，PRAM的写入速度、集成度、良率等不足，目前PRAM的写入速度、集成度、良率等不足。

3、请简要说明ARMv8-A的Cache Coherence Model。Cache Coherence Model是指多处理器系统中，多个处理器共享同一主存时，如何保证主存中数据的一致性。ARMv8-A的Cache Coherence Model分为两种：顺序一致性和弱一致性。顺序一致性是指处理器执行的指令顺序与程序顺序一致。弱一致性是指处理器执行的指令顺序不一定与程序顺序一致，但每个处理器看到的本地内存操作顺序是一致的。

4、请简要说明ARMv8-A的MMIO。MMIO是指Memory Mapped I/O，即内存映射I/O。在ARMv8-A中，MMIO是通过将I/O设备映射到内存地址空间来实现的。处理器通过访问这些地址空间来与I/O设备进行通信。MMIO的优点是简化了I/O设备的访问，提高了系统的性能。MMIO的缺点是增加了内存的访问压力，可能会导致性能下降。

5、请简要说明ARMv8-A的虚拟化技术。ARMv8-A的虚拟化技术是指通过软件模拟硬件资源，实现多个虚拟机（VM）在同一物理硬件上运行的技术。ARMv8-A的虚拟化技术主要分为两种：全虚拟化（Full Virtualization）和半虚拟化（Para-virtualization）。全虚拟化是指每个虚拟机都运行自己的操作系统，操作系统并不知道自己在虚拟机中运行。半虚拟化是指虚拟机运行自己的操作系统，但操作系统需要与宿主操作系统进行交互，才能实现某些硬件功能。

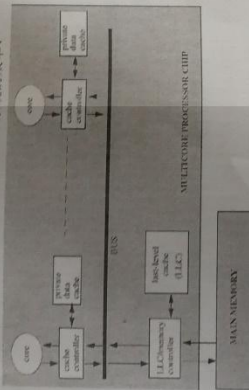


ARMv8-A的虚拟化技术是指通过软件模拟硬件资源，实现多个虚拟机（VM）在同一物理硬件上运行的技术。ARMv8-A的虚拟化技术主要分为两种：全虚拟化（Full Virtualization）和半虚拟化（Para-virtualization）。全虚拟化是指每个虚拟机都运行自己的操作系统，操作系统并不知道自己在虚拟机中运行。半虚拟化是指虚拟机运行自己的操作系统，但操作系统需要与宿主操作系统进行交互，才能实现某些硬件功能。

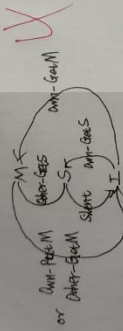
答：进程调度是指操作系统根据一定的调度算法，将CPU的时间片分配给各个就绪进程，使其按照一定的顺序执行。进程调度的主要目的是提高CPU的利用率，保证系统的公平性和实时性。常见的进程调度算法有先来先服务（FCFS）、短作业优先（SJF）、时间片轮转（RR）和优先级调度（Priority Scheduling）等。此外，还有基于实时性的调度算法，如最早截止时间优先（EDF）和速率单调调度（RMS）等。

答：进程调度是指操作系统根据一定的调度算法，将CPU的时间片分配给各个就绪进程，使其按照一定的顺序执行。进程调度的主要目的是提高CPU的利用率，保证系统的公平性和实时性。常见的进程调度算法有先来先服务（FCFS）、短作业优先（SJF）、时间片轮转（RR）和优先级调度（Priority Scheduling）等。此外，还有基于实时性的调度算法，如最早截止时间优先（EDF）和速率单调调度（RMS）等。

6. 如下所示为一多核处理器体系结构，假设该处理器采用基于总线监听 (Cache 一致性协议，请给出 Cache 控制器 (图中 Cache controller) 的 MSI 协议状态转换图，并说明如何对该协议进行改进以提高 Cache 系统的效率?



答: Cache 控制器的 MSI 协议状态转换图:



改进提高 Cache 系统的效率:

- ① 增加 E (Exclusive) 状态, 当 Cache 得到写数据自由写数据, 使得 Cache 即为 E 状态, 增加了 Cache - Cache 数据, 提高了 Cache 的效率, 降低了延迟, 减少了总线通信阻塞。
- ② 增加 O (Owner) 状态, 减少总线阻塞。

7. 请从存储顺序一致性 (Memory Consistency Model) 的角度说明, 如下 Java 代码并运行在多个处理器内核上运行时存在什么样的问题, 以及如何修复该问题。

```
class Pool {
    private Helper helper = null;
    public Helper getHelper() {
        if (helper == null) {
            synchronized (this) {
                if (helper == null) {
                    helper = new Helper();
                }
            }
        }
        return helper;
    }
}
```

答: 使用 `helper = new Helper();` 使用 `new` 初始化对象时, 总共有两个步骤, 一是开辟空间, 此用 `new` 操作已非空, 二是调用构造函数初始化。两个步骤是先后顺序, 所以会有一些时间和时间间隔, 如果两个处理器在步骤一和步骤二之间去读取 `helper`, 此时 `helper` 非空, 但未完全初始化, 读取信息到 `helper` 中, 只能数据。  
修复该问题, 可在 `getHelper` 方法中增加一个变量, 通过 `new Helper()` 来初始化, 初始化后都设置, 然后将非空值给 `helper`, 从而避免了上述问题。

